

**THIS PAGE IS INSERTED BY OIPE SCANNING
AND IS NOT PART OF THE OFFICIAL RECORD**

Best Available Images

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

BLACK BORDERS

TEXT CUT OFF AT TOP, BOTTOM OR SIDES

FADED TEXT

BLURRY OR ILLEGIBLE TEXT

SKEWED/SLANTED IMAGES

COLORED PHOTOS HAVE BEEN RENDERED INTO BLACK AND WHITE

VERY DARK BLACK AND WHITE PHOTOS

UNDECIPHERABLE GRAY SCALE DOCUMENTS

**IMAGES ARE THE BEST AVAILABLE
COPY. AS RESCANNING *WILL NOT*
CORRECT IMAGES, PLEASE DO NOT
REPORT THE IMAGES TO THE
PROBLEM IMAGE BOX.**

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE



Applicant : YEH
Application No. : 10/601,701
Filed : June 24, 2003
Title : METHOD FOR FABRICATION OF POLYCRYSTALLIN
SILICON THIN FILM TRANSISTORS
Group Art Unit : 2812
Examiner : Unknown
Docket No. : BHT/3230-56

MAIL STOP
OFFICE OF INITIAL PATENT EXAMINATION
Honorable Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

TRANSMITTAL COVER SHEET

Transmitted herewith for filing are the following:


1. CLAIM TO PRIORITY UNDER 35 U.S.C. § 119, along with
certified copy of Taiwan Application No. 092114624,
filed May 29, 2003.

The Commissioner is hereby authorized to charge any fees which may be
required for the filing of this document to **Deposit Account No. 501874**.

Respectfully submitted,

Date: October 20, 2003

By:


Bruce H. Troxell
Reg. No. 26,592

TROXELL LAW OFFICE PLLC
5205 Leesburg Pike, Suite 1404
Falls Church, Virginia 22041
Telephone: (703) 575-2711
Telefax: (703) 575-2707

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE



Applicant : YEH
Application No. : 10/601,701
Filed : June 24, 2003
Title : METHOD FOR FABRICATION OF
POLYCRYSTALLIN SILICON THIN FILM
TRANSISTORS
Group Art Unit : 2812
Examiner : Unknown
Docket No. : BHT/3230-56

MAIL STOP
OFFICE OF INITIAL PATENT EXAMINATION
Honorable Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

CLAIM TO PRIORITY UNDER 35 U.S.C. § 119

Sir:

Pursuant to the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55, Applicant hereby claims priority from Taiwan Patent Application No. 092114624, filed on May 29, 2003. A certified copy of this application is enclosed.

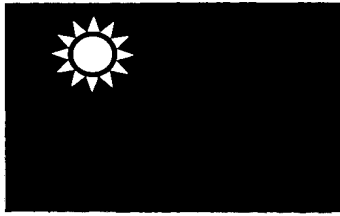
Acknowledgment of the receipt of the claim to priority, along with the certified copy of the priority document is respectfully requested.

Respectfully submitted,

Date: October 20, 2003

By: _____
Bruce H. Troxell
Reg. No. 26,592

TROXELL LAW OFFICE PLLC
5205 Leesburg Pike, Suite 1404
Falls Church, Virginia 22041
Telephone: (703) 575-2711
Telefax: (703) 575-2707



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 05 月 29 日
Application Date

申請案號：092114624
Application No.

申請人：國立交通大學
Applicant(s)

USCN 10-601,701

filed 6-24-03

Att'y Dkt 3230-56

Yale Ref = 56-22-56

Our Ref = 2003-00011216

局長
Director General

蔡練生

發文日期：西元 2003 年 8 月 13 日
Issue Date

發文字號：09220814550
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	低溫多晶矽薄膜電晶體主動層之雷射再結晶方法
	英 文	
二、 發明人 (共3人)	姓 名 (中文)	1. 葉清發 2. 陳添富 3. 羅正忠
	姓 名 (英文)	1. Ching-Fa Yeh 2. Tien-Fu Chen 3. Jen-Chung Lou
	國 籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW 3. 中華民國 TW
	住居所 (中 文)	1. 新竹市建功一路31號5樓之3 2. 高雄縣大寮鄉保生街43巷7號 3. 新竹市大學路1001號交通大學電子工程學系暨電子研究所
	住居所 (英 文)	1. 2. 3.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 國立交通大學
	名稱或 姓 名 (英文)	1. National Chiao Tung University
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 新竹市大學路1001號 (本地址與前向貴局申請者不同)
	住居所 (營業所) (英 文)	1.
	代表人 (中文)	1.
	代表人 (英文)	1.



四、中文發明摘要 (發明名稱：低溫多晶矽薄膜電晶體主動層之雷射再結晶方法)

【發明摘要】

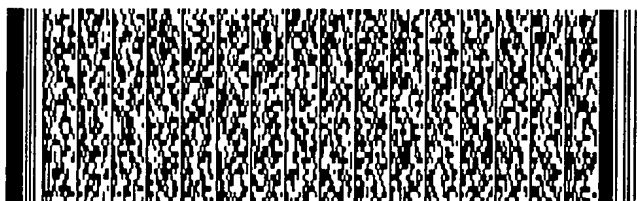
本發明係一種低溫多晶矽薄膜電晶體主動層之雷射再結晶方法，其係利用具單一方向性之乾式蝕刻在薄膜電晶體主動層側壁覆蓋一間距矽 (poly-spacer)，該間距矽 (poly-spacer) 提供了一雷射側向再結晶機制與可防止雷射再結晶後主動層微縮或剝落現象，可使通道內之矽晶粒變大但不需額外光罩，如此同時提升元件特性、提高元件均勻度與節省製程成本，此技術在現今低溫多晶矽薄膜電晶體 (LTPS-TFTs) 領域中將會是一項關鍵技術。

伍、(一)、本案代表圖為：第3圖

(二)、本案代表圖之元件代表符號簡單說明：

基板 1、緩衝氧化層 2、間距矽 7、準分子雷射退火進行再結晶 9

陸、英文發明摘要 (發明名稱：)



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

☐熟習該項技術者易於獲得, 不須寄存。



五、發明說明 (1)

【發明所屬之技術領域】

本發明是有關於一種低溫多晶矽薄膜電晶體主動層之雷射再結晶方法，尤指一種可使通道內之矽晶粒變大但不需額外光罩，且同時達到提升元件特性、提高元件均勻度與節省製程成本之功效。

【先前技術】

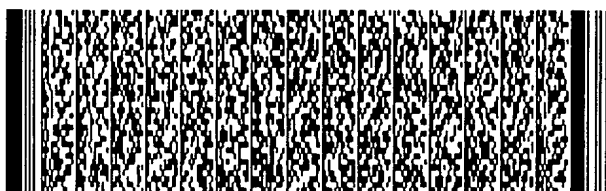
按，一般傳統非晶矽薄膜電晶體液晶顯示器 (a-si TFT LCD) 因為價格持續滑落，再加上低溫多晶矽

(LTPS) 薄膜電晶體液晶顯示器在小尺寸的應用領域日漸普及，而該低溫多晶矽的薄膜電晶體液晶顯示器具有解析度、亮度、尺寸及電磁干擾等各方面的優勢，並已逐漸在像個人數位助理、數位相機、行動電話等行動終端設備中取得占有率；

其中在傳統雷射退火低溫複晶矽薄膜電晶體 (LTPS-TFTs) 的製造步驟上，會先進行雷射再結晶後再定義電晶體主動層，可是如此矽晶粒大小會受限於薄膜厚度而無法變大且不規則的矽晶粒大小分佈於電晶體主動層內會導致元件與元件之間電特性上的差異而使均勻性變差，但是，若先定義電晶體主動層再進行雷射再結晶，則主動層會因矽薄膜全部熔融所造成的表面張力而產生微縮現象

(Surface Tension induced Shrinkage)，如此方法不適合用於低溫複晶矽薄膜電晶體 LTPS-TFTs 的製造上；

另外薄膜電晶體 (TFT) 和矽絕緣層上的金屬氧化物半導體場效電晶體 (SOI-MOSFET) 等元件其主動層下方為一層



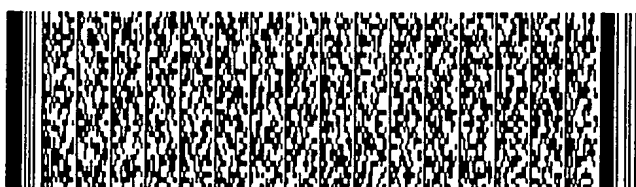
五、發明說明 (2)

導熱效率較差的絕緣層，如此當元件工作在大電流時，主動層的溫度會瞬間上升，載子於主動層內的移動率會因此而下降，便有相關技術者提出將通道寬度 W 變成很多小通道寬度 W_i 的並聯來改善這自我發熱效應 (Self-heating Effect) 如第 7 圖所示，其係為傳統解決自我發熱效應 (Self-heating Effect) S 的方式，然而將通道寬度 W 變成很多小通道寬度 W_i 並聯的方法仍然無法有效解決元件在大電流工作時所造成的熱效應問題。

【發明內容】

本發明之主要目的，在於可使低溫複晶矽薄膜電晶體 (LTPS-TFTs) 之場效載子移動率提高並可降低元件與元件之間的差異，利用此方法來製作電晶體時，當通道寬度越小，通道內的矽晶粒越大，如此用來製作驅動畫素的電晶體可使顯示器之解析度大幅提升，此外雷射再結晶的 process window 變寬，並且改善複晶矽薄膜電晶體的電特性，同時使元件與元件間的差異變小，均勻性提升並可改善良率。

本發明之另一目的，係在於可具有準分子雷射退火後觸發熔融矽側向再結晶的機制，因此可大幅提升場效載子移動率進而改善元件特性，但製程不需額外光罩，且厚的間距矽 (poly-spacer) 可使高電流所產生的熱有效分散，改善自我發熱效應 (Self-heating Effect)，若利用高能量連續波長雷射對狗骨頭形狀 (dog-bone shape) 的主動層經源極—汲極 (Source-Drain) 方向進行掃描，



五、發明說明 (3)

可得到單獨一顆矽晶粒於電晶體通道內的狀況，進而可製作高性能 (high performance)、高均勻度 (good uniformity) 的複晶矽薄膜電晶體。

為達上述之目的，本創係一種低溫多晶矽薄膜電晶體主動層之雷射再結晶方法，包含下列步驟：

步驟一：提供一基板；

步驟二：該基板上係形成一緩衝氧化層 (Buffer Oxide)；

步驟三：在該緩衝氧化層 (Buffer Oxide) 上沈積一非晶矽薄膜層 (amorphous silicon)；

步驟四：再於該非晶矽薄膜層 (amorphous silicon) 上沈積一低溫氧化層 (Low Temperature Oxide)，而該低溫氧化層 (Low Temperature Oxide) 係為了作為後續製程時，矽薄膜乾式蝕刻的停止層、雷射退火時防止熱量散逸的保溫層或作為再結晶後去除間距矽 (poly-spacer) 的硬式光罩 (Hard Mask)；

步驟五：之後利用一光阻層作為硬式光罩 (Hard Mask) 將非晶矽薄膜層 (amorphous silicon) 於低溫多晶矽薄膜電晶體上定義為主動層，且於將硬式光罩 (Hard Mask) 之光阻去除之前或去除之後，利用溼式具等方向性蝕刻二氧化矽的溶液將緩衝氧化層 (Buffer Oxide) 稍微往內蝕刻；

步驟六：再沈積上另一非晶矽薄膜層 (amorphous silicon) 時，原本之非晶矽薄膜層 (amorphous silicon)



五、發明說明 (4)

) 之主動層會與該非晶矽薄膜層 (amorphous silicon) 相接，再以乾式蝕刻於非晶矽薄膜層兩旁形成間距矽 (poly-spacer)，而該間距矽 (poly-spacer) 覆蓋於低溫多晶矽薄膜電晶體之主動層側壁後，可利用高能量連續波長雷射 (CW-Laser) 對狗骨頭形狀 (dog-bone shape) 的主動層進行再結晶，或以準分子雷射 (Excimer Laser) 進行再結晶，即可使主動層的矽晶粒變大。

【實施方式】

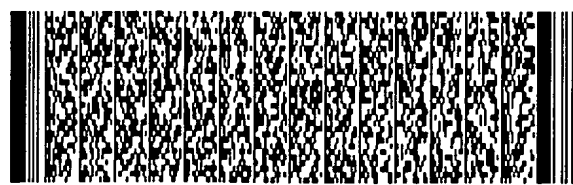
請參閱『第 1~7 圖』，係本發明之成形之剖面示意圖、本發明之主動層雷射再結晶後之相對位置俯視圖、本發明之SEM圖、本發明在使用CW雷射再結晶時主動層圖形方位與雷射掃描方向之示意圖。如圖所示：本發明係一種低溫多晶矽薄膜電晶體主動層之雷射再結晶方法，包含下列步驟：

步驟一：提供一基板 1；

步驟二：該基板 1 上係形成一緩衝氧化層 2 (Buffer Oxide)；

步驟三：在該緩衝氧化層 2 (Buffer Oxide) 上沈積一非晶矽薄膜層 3 (amorphous silicon)；

步驟四：再於該非晶矽薄膜層 3 (amorphous silicon) 上沈積一低溫氧化層 4 (Low Temperature Oxide)，而該低溫氧化層 4 (Low Temperature Oxide) 係可作為後續製程時，矽薄膜乾式蝕刻的停止層、雷射退火時防止熱量散逸的保溫層或作為再結晶後去除間距矽 (poly-

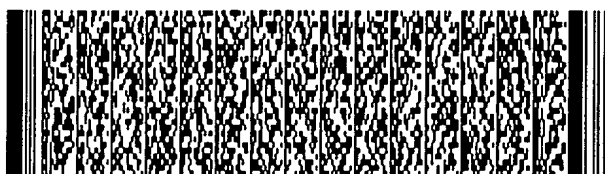


五、發明說明 (5)

spacer) 的硬式光罩 (Hard Mask) ;

步驟五：之後利用一光阻層 5 作為硬式光罩 (Hard Mask) 將非晶矽薄膜層 3 (amorphous silicon) 於低溫多晶矽薄膜電晶體上定義為主動層，且於將硬式光罩 (Hard Mask) 之光阻去除之前或去除之後，利用溼式具等方向性蝕刻二氧化矽的溶液 6 將緩衝氧化層 2 (Buffer Oxide) 稍微往內蝕刻；

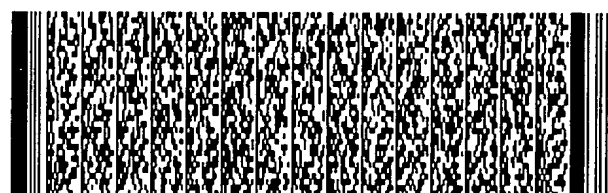
步驟六：再沈積上另一非晶矽薄膜層 3a (amorphous silicon) 時，原本為主動層之非晶矽薄膜層 3 (amorphous silicon) 會與該另一非晶矽薄膜層 3a (amorphous silicon) 相接，再以乾式蝕刻 8 於非晶矽薄膜層 3、3a 兩旁形成間距矽 7 (poly-spacer)，該間距矽 7 (poly-spacer) 包括複晶矽薄膜 (polycrystalline silicon film) 與非晶矽薄膜 (amorphous silicon film) 所形成的間距 (spacer)，且間距矽 7 (poly-spacer) 可以換成介電質 (如 Oxide、Nitride、Metal oxide... 等) 或金屬 (如鋁 Al、鎢 W、鉬 Mo、鉻 Cr...) 等材料代替，最後再將間距矽 7 (poly-spacer) 選擇性去除 (或直接留下) 後繼續往下的製程，並於該間距矽 7 (poly-spacer) 覆蓋於低溫多晶矽薄膜電晶體上被定義為主動層之非晶矽薄膜層 3 側壁後，可用高能量連續波長雷射對狗骨頭形狀 (dog-bone shape) 的主動層進行再結晶，或以準分子雷射退火進行再結晶 9，即可使主動層產生一溫度梯度，而使矽晶粒變大 (如第 3



五、發明說明 (6)

圖所示)；另該利用間距矽7 (poly-spacer) 覆蓋於薄膜電晶體 (TFT) 或矽絕緣層上的金屬氧化物半導體場效電晶體 (SOI-MOSFET) 之主動層側壁 (包含填入主動層邊緣下方處)，不論高、低溫製程都適用此方法，且該間距矽 (poly-spacer) 覆蓋於薄膜電晶體 (TFT) 之主動層側壁後再進行雷射再結晶，此間距矽 (poly-spacer) 主要目的是製造一溫度梯度導致矽薄膜側向再結晶，或可先利用準分子雷射退火 (ELA)、固相結晶 (SPC) 或金屬致側向再結晶 (MILC) 等方法對主動層再結晶後，再覆蓋間距矽 (poly-spacer) 於薄膜電晶體 (TFT) 或矽絕緣層上的金屬氧化物半導體場效電晶體 (SOI-MOSFET) 之主動層側壁；

由該第4圖觀之，其係顯示了閘極10 (Gate) 與源極11 (Source)、汲極12 (Drain) 之相對位置，可看到如此之製程，可使該間距矽7 (Poly-Spacer) 會環繞整個主動層 (非晶矽薄膜層3) 邊緣，再由第5圖所示，該矽薄膜厚度為500Å、線寬為2 μm，在準分子雷射退火後電子顯微鏡下的矽晶粒結晶狀況，可以清楚的看到矽晶粒可側向成長1 μm以上，這是因為雷射能量無法使較厚之主動層邊緣全部熔融，但可輕易讓較薄的通道區域全部熔融，如此矽晶粒會以間距矽7 (Poly-Spacer) 為間距seed而觸發往內再結晶，此外，亦可看到該主動層沒有微縮 (Shrinkage) 的現象，所以這方法可以有效的抑制矽薄膜全部熔融後表面張力所導致的Shrinkage Effect；如



五、發明說明 (7)

此若能引用本發明，不需額外光罩就可將厚的間距矽7 (Poly-Spacer) 覆蓋於小通道寬度的側壁上，相信可更有效地改善自我發熱效應 (Self-heating Effect)，而該第6圖為此方法在使用CW雷射再結晶時主動層圖形方位與雷射掃描方向之最佳狀況。

由以上詳細說明，可使熟知本項技藝者明瞭本發明的確可達成前述目的，實已符合專利法之規定，爰提出專利申請。

惟以上所述者，僅為本發明之較佳實施例而已，當不能以此限定本發明實施之範圍；故，凡依本發明申請專利範圍及創作說明書內容所作之簡單的等效變化與修飾，皆應仍屬本發明專利涵蓋之範圍內。



圖式簡單說明

【圖式簡單說明】

第 1、2、3 圖，係本發明之成形之剖面示意圖。

第 4 圖，係本發明之主動層雷射再結晶後之相對位置俯視圖。

第 5 圖，係本發明之 SEM 圖。

第 6 圖，係本發明在使用 CW 雷射再結晶時主動層圖形方位與雷射掃描方向之示意圖。

第 7 圖，習用解決自我發熱效應 (Self-heating Effect) 方式之示意圖。

【圖號說明】

基板 1

緩衝氧化層 2

非晶矽薄膜層 3、3 a

低溫氧化層 4

光阻層 5

二氧化矽的溶液 6

間距矽 7

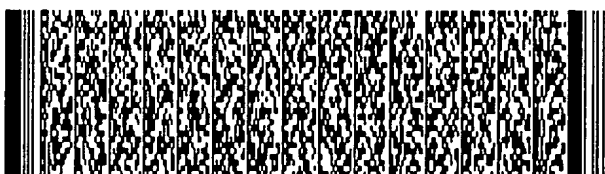
乾式蝕刻 8

準分子雷射退火進行再結晶 9

閘極 1 0

源極 1 1

汲極 1 2



六、申請專利範圍

【申請專利範圍】

1. 一種低溫多晶矽薄膜電晶體主動層之雷射再結晶方法，包含下列步驟：

步驟一：提供一基板；

步驟二：該基板上係形成一緩衝氧化層（Buffer Oxide）；

步驟三：在該緩衝氧化層（Buffer Oxide）上沈積一非晶矽薄膜層（amorphous silicon）；

步驟四：再於該非晶矽薄膜層（amorphous silicon）上沈積一低溫氧化層（Low Temperature Oxide），而該低溫氧化層（Low Temperature Oxide）係可作為後續製程時，矽薄膜乾式蝕刻的停止層、雷射退火時防止熱量散逸的保溫層或作為再結晶後去除間距矽（poly-spacer）的硬式光罩（Hard Mask）；

步驟五：之後利用一光阻層作為硬式光罩（Hard Mask）將非晶矽薄膜層（amorphous silicon）於低溫多晶矽薄膜電晶體上定義為主動層，且於將硬式光罩（Hard Mask）之光阻去除之前或去除之後，利用溼式具等方向性蝕刻二氧化矽的溶液將緩衝氧化層（Buffer Oxide）稍微往內蝕刻；

步驟六：再沈積上另一非晶矽薄膜（amorphous silicon）時，原本之非晶矽薄膜（amorphous silicon）主動層會與此非晶矽薄膜（amorphous silicon）相接，再以乾式蝕刻方式可於非晶矽薄膜主動層兩旁形成間距矽



六、申請專利範圍

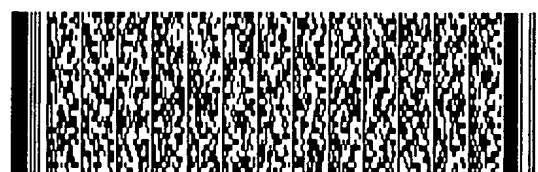
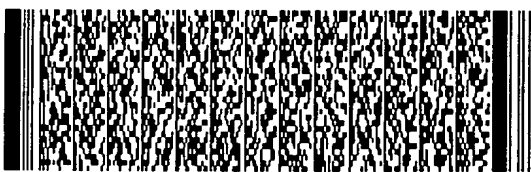
(poly-spacer)，間距矽 (poly-spacer) 覆蓋於低溫多晶矽薄膜電晶體之主動層側壁後，可利用高能量連續波長雷射對狗骨頭形狀 (dog-bone shape) 的主動層進行再結晶，或以準分子雷射退火進行再結晶，即可使主動層的矽晶粒變大。

2. 依申請專利範圍第 1 項所述之低溫多晶矽薄膜電晶體主動層之雷射再結晶方法，其中，該間距矽 (poly-spacer) 包括複晶矽薄膜 (polycrystalline silicon film) 與非晶矽薄膜 (amorphous silicon film) 所形成的間距 (spacer)。

3. 依申請專利範圍第 1 項所述之低溫多晶矽薄膜電晶體主動層之雷射再結晶方法，其中，該步驟六中利用間距矽 (poly-spacer) 覆蓋於薄膜電晶體 (TFT) 或矽絕緣層上的金屬氧化物半導體場效電晶體 (SOI-MOSFET) 之主動層側壁 (包含填入主動層邊緣下方處)，不論高、低溫製程都適用此方法。

4. 依申請專利範圍第 1 項所述之低溫多晶矽薄膜電晶體主動層之雷射再結晶方法，其中，該步驟六中利用間距矽 (poly-spacer) 覆蓋於薄膜電晶體 (TFT) 之主動層側壁後再進行雷射再結晶，此間距矽 (poly-spacer) 主要目的是製造一溫度梯度導致矽薄膜側向再結晶。

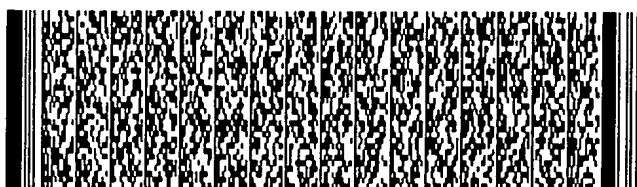
5. 依申請專利範圍第 1 項所述之低溫多晶矽薄膜電晶體主動層之雷射再結晶方法，其中，該步驟六中覆蓋於薄膜電晶體 (TFT) 之主動層側壁的間距矽 (poly-spacer) 可以



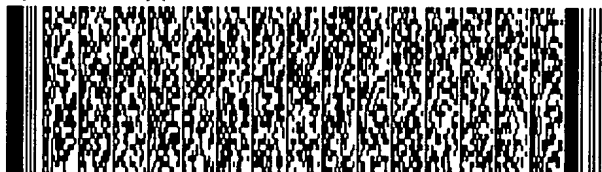
六、申請專利範圍

換成介電質（如Oxide、Nitride、Metal oxide…等）或金屬（如鋁Al、鎢W、鉬Mo、鉻Cr…）等材料代替，最後再將間距矽（poly-spacer）選擇性去除（或直接留下）後繼續往下的製程。

6. 依申請專利範圍第1項所述之低溫多晶矽薄膜電晶體主動層之雷射再結晶方法，其中，該步驟六亦可先利用準分子雷射退火（ELA）、固相結晶（SPC）或金屬致側向再結晶（MILC）等方法對主動層再結晶後，再覆蓋間距矽（poly-spacer）於薄膜電晶體（TFT）或矽絕緣層上的金屬氧化物半導體場效電晶體（SOI-MOSFET）之主動層側壁。



第 1/14 頁



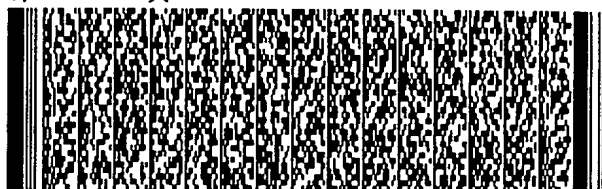
第 2/14 頁



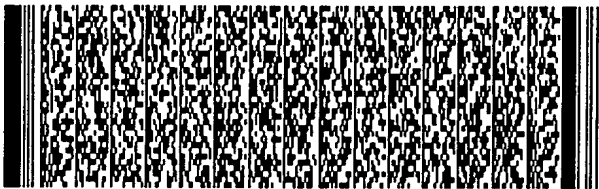
第 3/14 頁



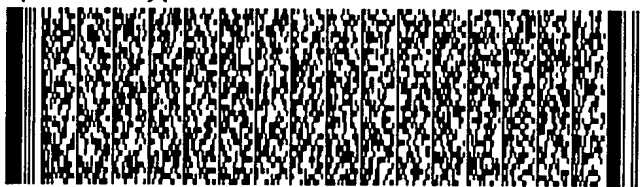
第 4/14 頁



第 4/14 頁



第 5/14 頁



第 5/14 頁



第 6/14 頁



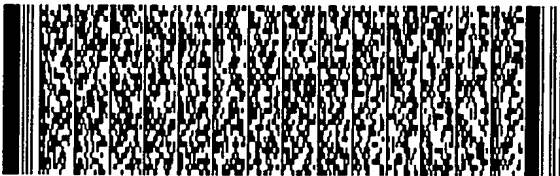
第 6/14 頁



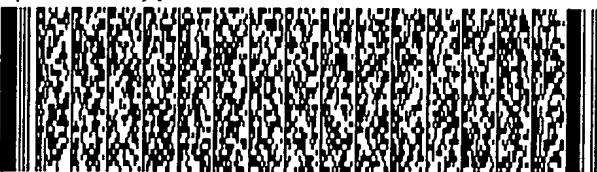
第 7/14 頁



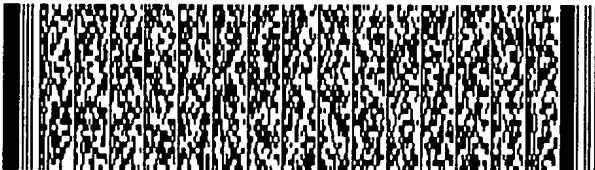
第 7/14 頁



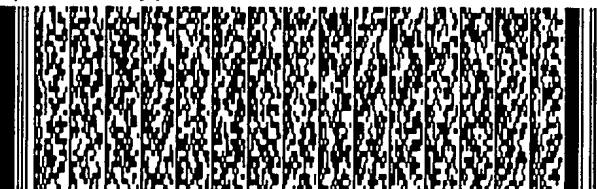
第 8/14 頁



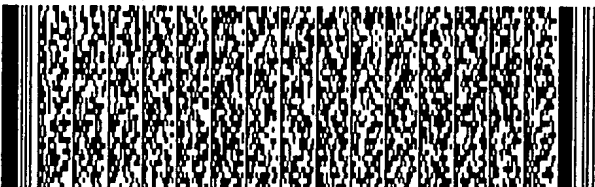
第 8/14 頁



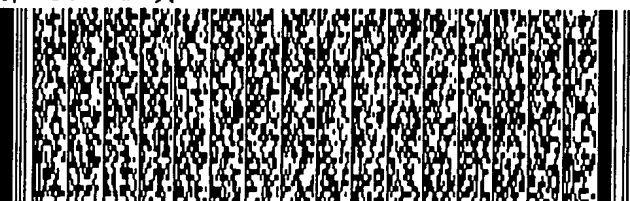
第 9/14 頁



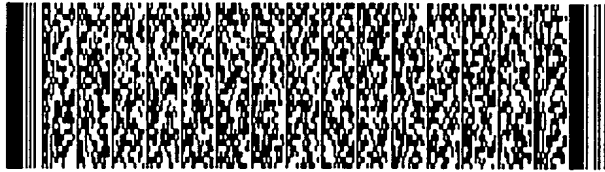
第 9/14 頁



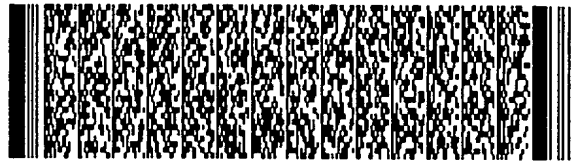
第 10/14 頁



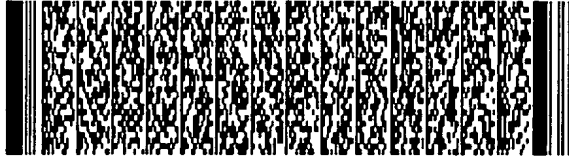
第 11/14 頁



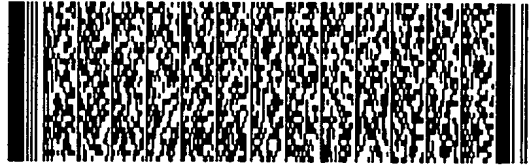
第 12/14 頁



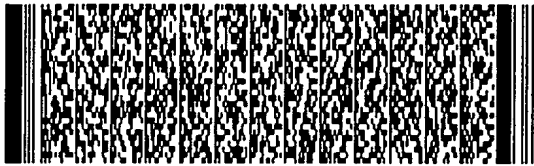
第 12/14 頁



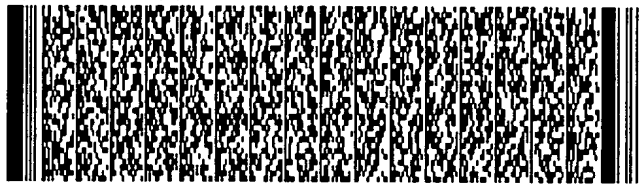
第 13/14 頁

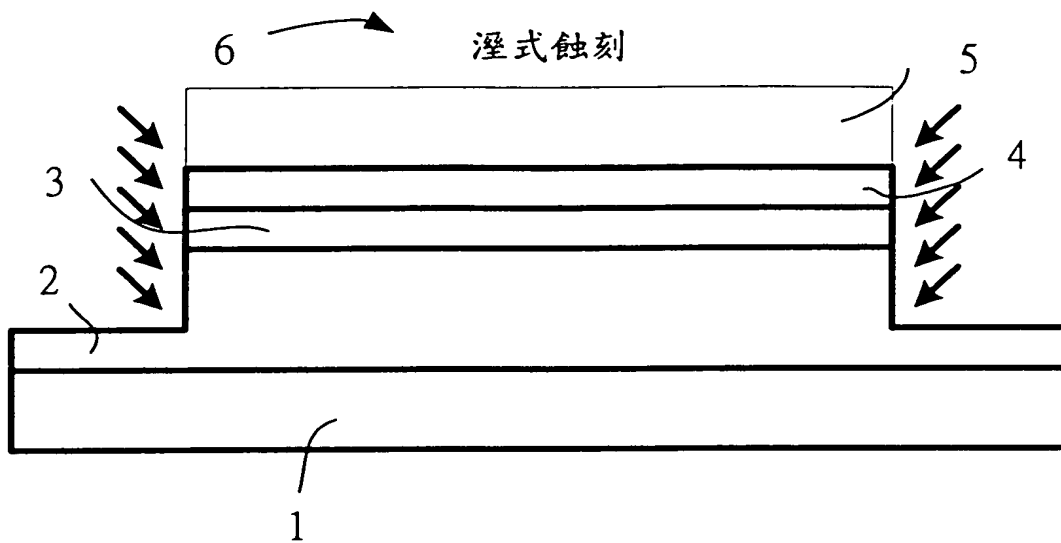


第 13/14 頁

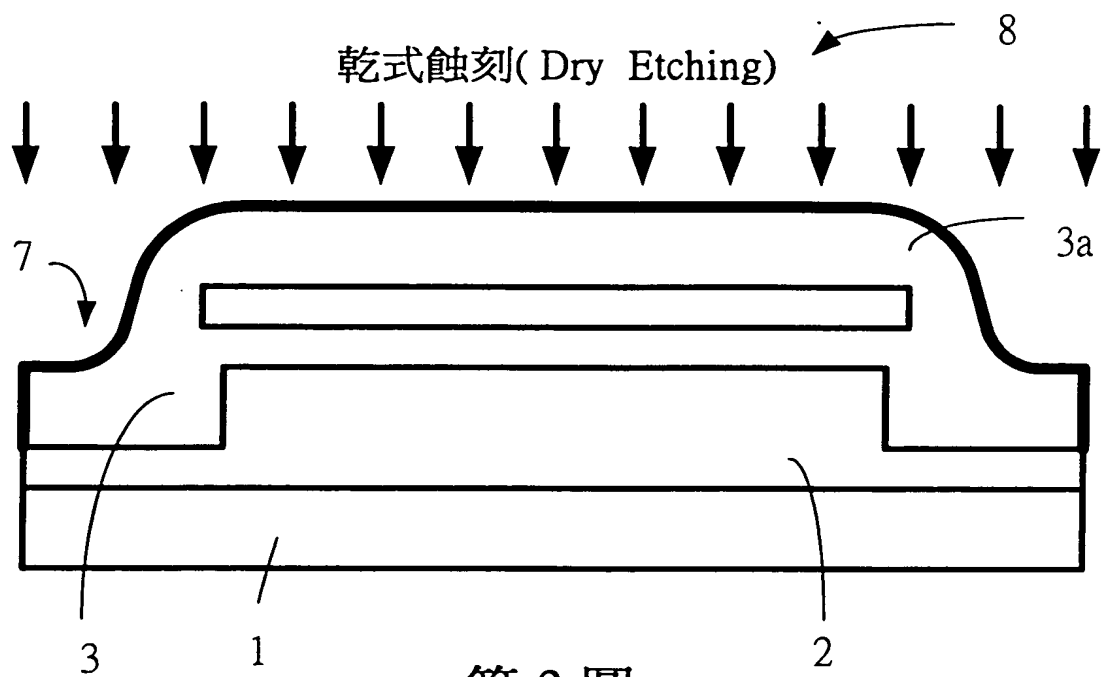


第 14/14 頁

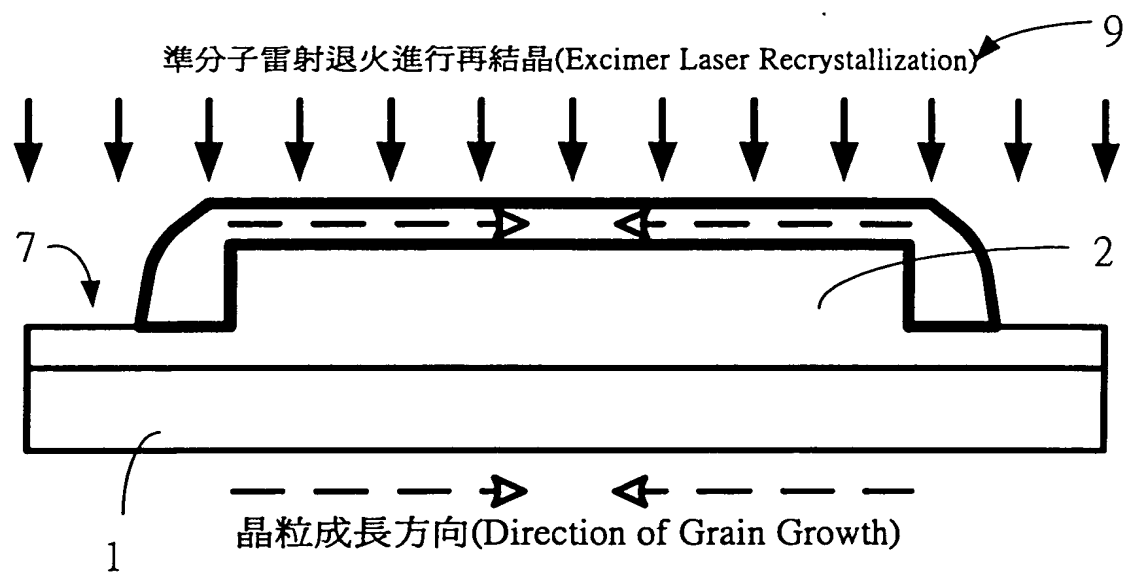




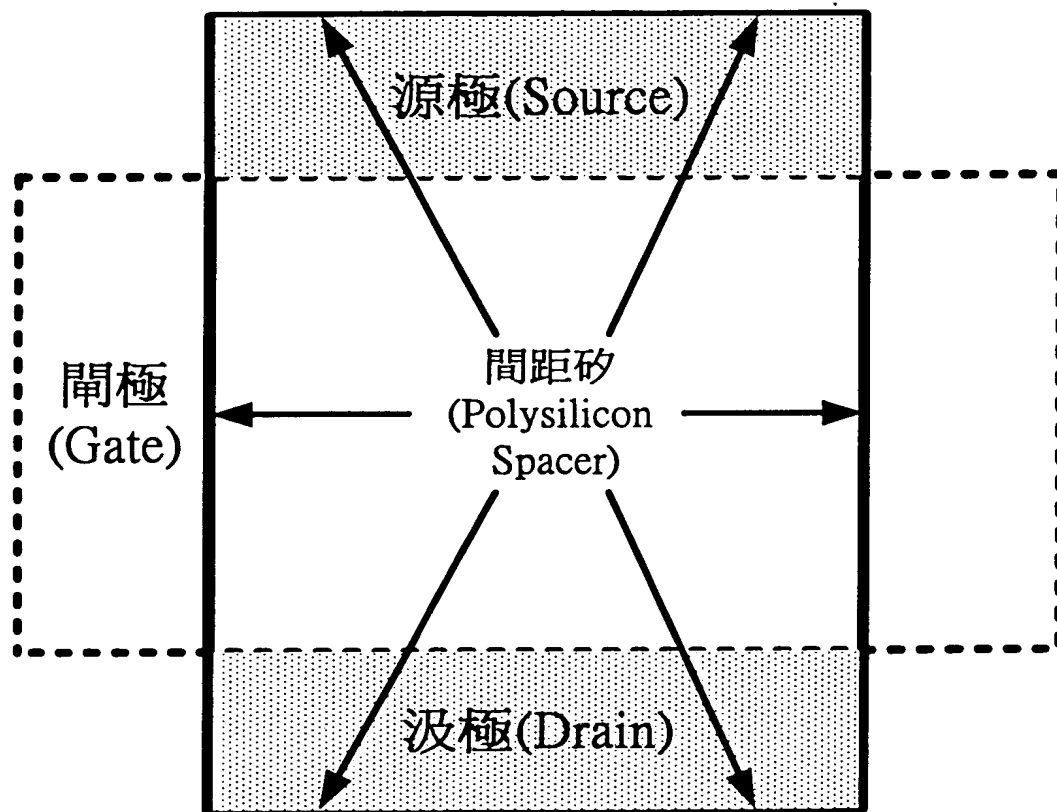
第1圖



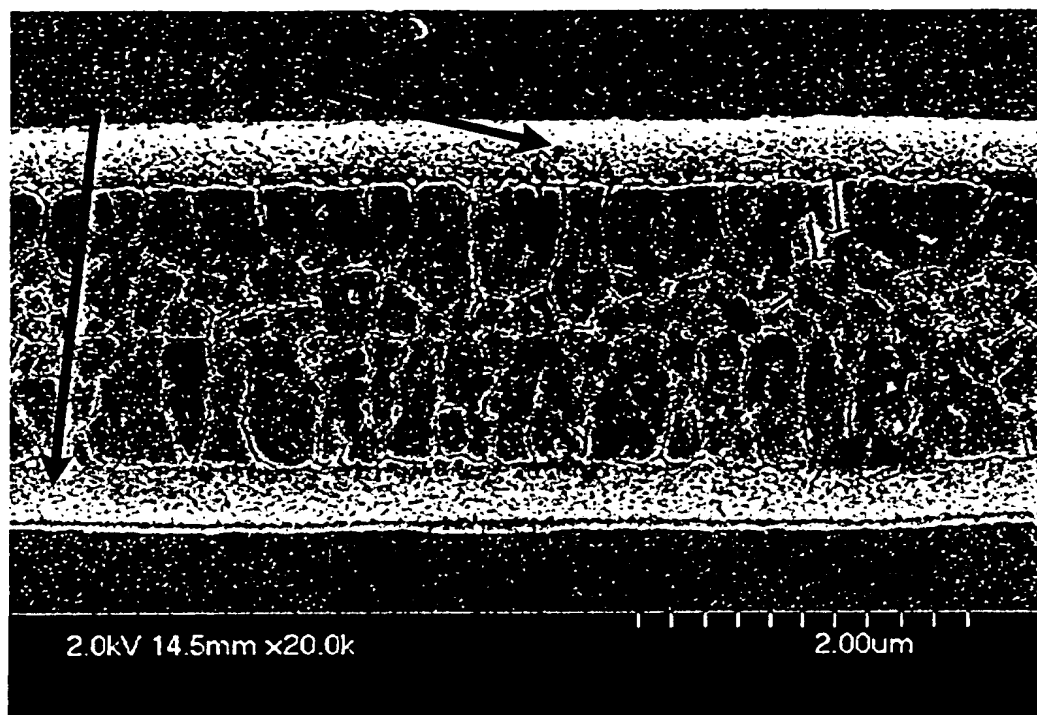
第 2 圖



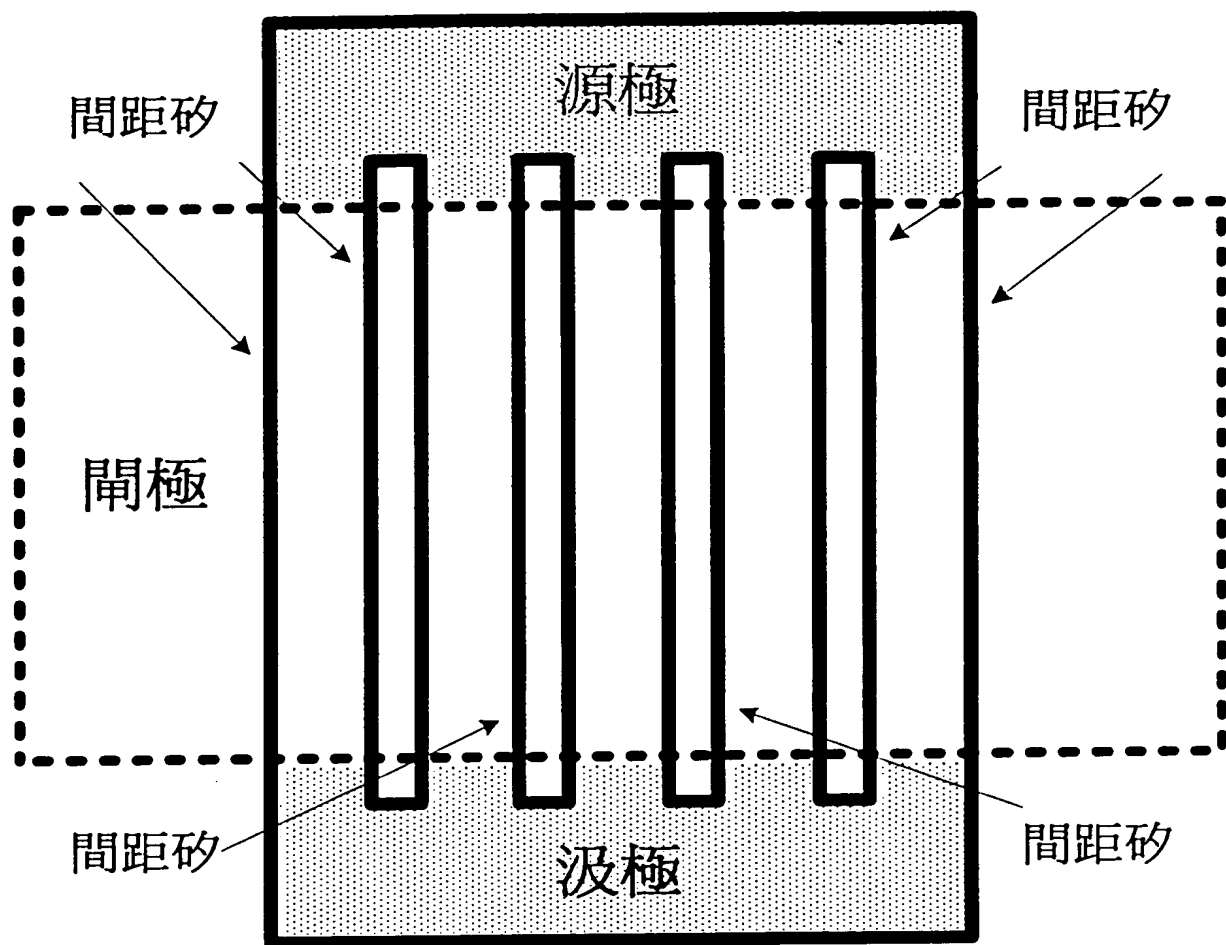
第 3 圖



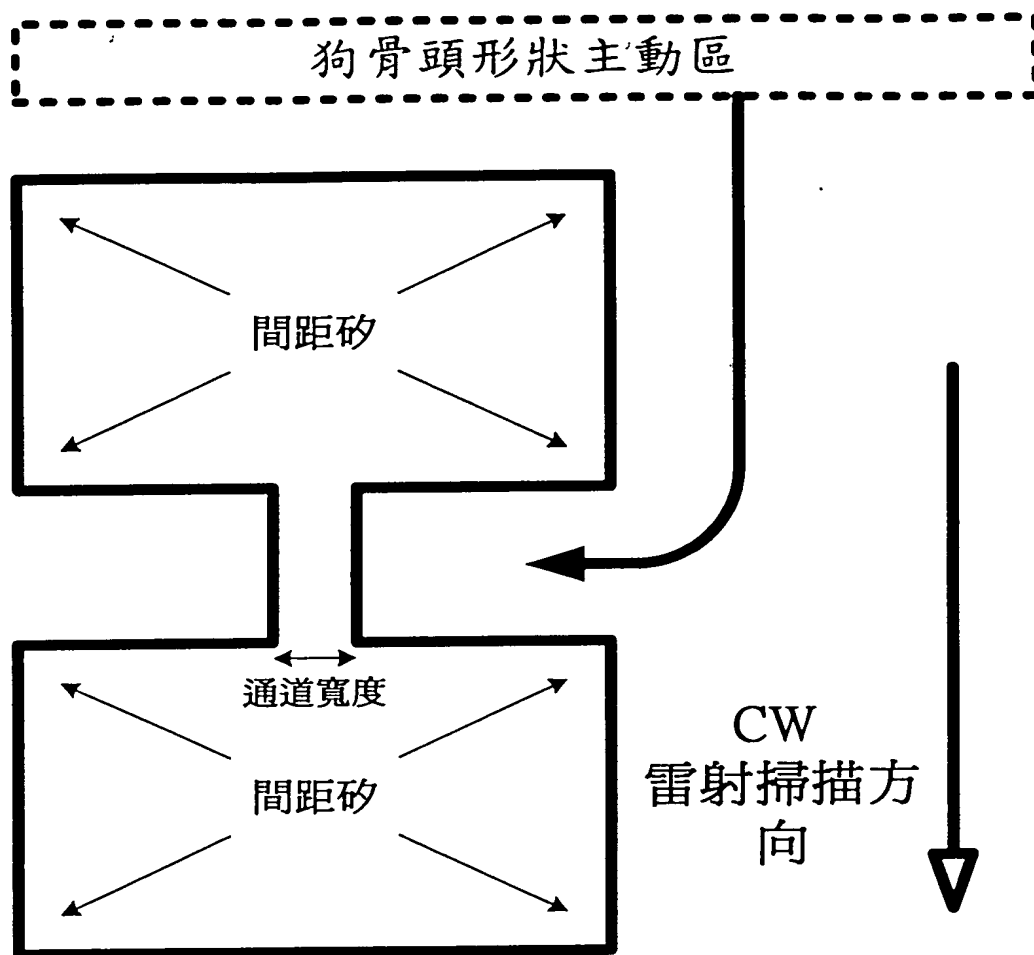
第 4 圖



第 5 圖



第 6 圖



第 7 圖